

# GHÉP TẦNG BỘ NGHỊCH LƯU TĂNG ÁP MỘT PHA ĐA BẬC

## CASCADING SINGLE-PHASE MULTI-LEVEL SWITCHED BOOST INVERTERS

Trần Văn Thuận<sup>1</sup>, Trần Tấn Tài<sup>2</sup>, Nguyễn Minh Khai<sup>2</sup>, Ngô Cao Cường<sup>3</sup>

<sup>1</sup>Trường Đại học Thông tin Liên lạc; thuantsttq@gmail.com

<sup>2</sup>Trường Đại học Sư phạm Kỹ thuật TP. Hồ Chí Minh; trantantaikdd@gmail.com; khainm@hcmute.edu.vn

<sup>3</sup>Trường Đại học Công nghệ TP. Hồ Chí Minh; nc.cuong@hutech.edu.vn

**Tóm tắt** - Cấu hình nghịch lưu tăng áp một pha có lợi thế hơn so với cấu hình nghịch lưu nguồn-Z bởi vì nó sử dụng ít hơn một tụ điện và một cuộn cảm. Trong bài báo này, cấu hình nghịch lưu tăng áp một pha được sử dụng để ghép tầng đa bậc, tạo ra một cấu hình ghép tầng nghịch lưu mới. Điện áp trên thanh cái DC trên mỗi module được điều khiển thông qua tỷ số ngắn mạch trên mỗi module để đạt được giá trị bằng nhau. Do đó, cấu hình ghép tầng đề xuất giải quyết được vấn đề mất cân bằng điện áp trên thanh cái DC trong cấu hình ghép tầng nghịch lưu truyền thống. Một giải thuật dịch pha sine PWM được đề xuất để điều khiển các module trong ghép tầng đa bậc nghịch lưu tăng áp được trình bày. Phân tích lý thuyết và nguyên lý hoạt động được trình bày. Các kết quả lý thuyết sẽ được kiểm chứng trên phần mềm mô phỏng PSIM và thực nghiệm trên mô hình điều khiển bằng kit DSP TMS320F28335.

**Từ khóa** - nghịch lưu; ghép tầng; tăng áp; điều chế dịch pha PWM; mô phỏng PSIM; DC-link.

### 1. Đặt vấn đề

Để khai thác một cách có hiệu quả nguồn năng lượng tái tạo (năng lượng mới), thì việc nghiên cứu chế tạo các bộ nghịch lưu có cấu hình mới, mang lại hiệu suất và hiệu quả kinh tế cao là quan trọng và cần thiết. Trong các hệ quản lý năng lượng, nhất là các hệ năng lượng trung thể hiện nay, các bộ nghịch lưu nguồn áp đa bậc mang lại một giải pháp hiệu quả về chi phí [1]. Hiện nay có thể nói, tồn tại 3 cấu hình chung cơ bản của các bộ nghịch lưu đa bậc, đó là: Cấu hình đa bậc NPC (Neutral Point Clamped)[4], Cấu hình đa bậc tụ kẹp (Flying capacitor inverter)[5] và cấu hình đa bậc Cascaded H-bridge [2]-[3], [6]-[8]. Cấu hình NPC (như chỉ ra trong Hình 1) với các ưu điểm là: bộ nghịch lưu áp đa bậc dùng diode kẹp cải tiến dạng sóng điện áp tải và giảm sự tăng vọt điện áp trên linh kiện n lần. Với bộ nghịch lưu đa bậc NPC, điện áp trên linh kiện và tần số đóng ngắt giảm đi một nửa [4]. Tuy vậy, khi  $n > 3$ , mức độ chịu gai áp trên các diode khác nhau. Ngoài ra, cân bằng điện áp giữa các nguồn DC (áp trên tụ) trở nên khó khăn, đặc biệt khi số bậc lớn.

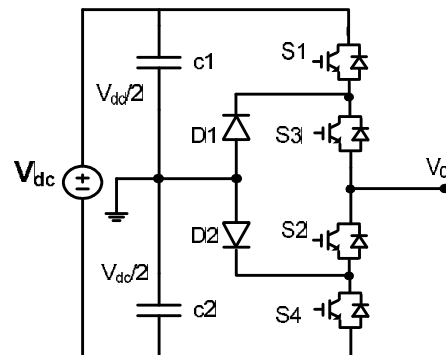
Ưu điểm chính của bộ nghịch lưu đa bậc cấu hình tụ kẹp FC như chỉ ở Hình 2 là: Khi tần số tăng cao thì không dùng bộ lọc, có thể điều tiết công suất tác dụng và công suất phản kháng, từ đó có thể điều tiết được phân bố công suất trong lưới dùng biến tần.

Tuy nhiên, bộ nghịch lưu này có số lượng tụ công suất lớn tham gia trong mạch nhiều, dẫn đến giá thành tăng và độ tin cậy giảm; việc điều khiển khó khăn khi số bậc nghịch lưu tăng cao. So với cấu hình nghịch lưu đa bậc NPC và FC thì nghịch lưu đa bậc kiểu cascaded (Hình 3) có nhiều ưu điểm hơn về công suất và điện áp ngõ ra. Không những vậy, bộ nghịch lưu đa bậc kiểu cascaded còn có thể đạt được độ tin cậy cao hơn vì nó được ghép nối từ các module riêng lẻ với

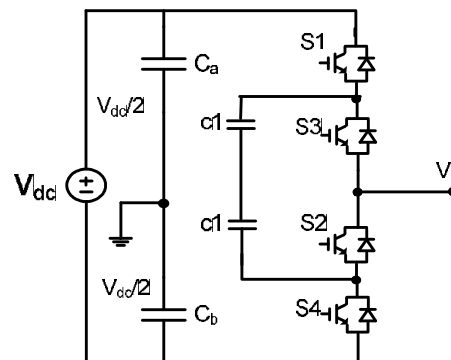
**Abstract** - The single phase switched boost inverter has the advantage over the Z-source inverter in reducing one capacitor and one inductor. In this paper, the single phase switched boost inverter is applied to cascade H-bridge topology (CHB) to create a new cascaded inverter. The DC-link voltage of each module is controlled by individual shoot-through duty cycle to get the same values. As a result, the proposed cascaded system solves the imbalance problem of DC-link voltage in traditional CHB inverters. An improved phase of pulse width modulation strategy is shown to control the proposed cascaded five-level inverter. An analysis of operating theory and principles as well as simulation results by PSIM software are also presented. A prototype based on a TMS320F28335 digital signal processor is built to verify the operating principles of the proposed cascaded five-level inverter.

**Key words** - Inverter; cascade; boost; PWM improved phase; PSIM Simulation; DC-link.

n nhau. Điều này cũng thực sự thuận tiện cho việc thiết kế, sản xuất và bảo trì cũng như đạt được hiệu suất cao.



Hình 1. Bộ nghịch lưu áp dạng diode kẹp NPC



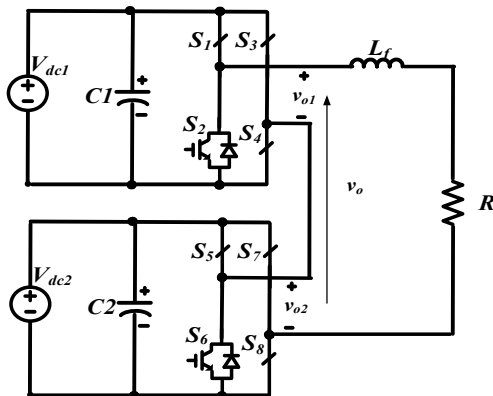
Hình 2. Bộ nghịch lưu áp dạng tụ kẹp

Hình 3 biểu diễn cấu hình nghịch lưu cascaded 5 bậc truyền thống. Mỗi module nghịch lưu cầu H sử dụng một điện áp thanh cái DC để phát ra điện áp ở ngõ ra. Điện áp tổng ngõ ra có được bằng cách tổng các điện áp ngõ ra trên các module cầu H. Điện áp ngõ ra trên mỗi module cầu H có

dạng 3 bậc:  $-V_{dc}$ ,  $0$ ,  $+V_{dc}$ . Thiết kế ghép tầng dạng này có một vài lợi ích trong việc sử dụng nguồn độc lập và ghép tầng nhiều module H-bridge hơn với nhau. Thêm vào đó, điện áp ra bộ nghịch lưu ghép tầng H-bridge có thể đạt đến điện áp trung thế và có nhiều mức điện áp (có thể đạt được  $2n+1$  mức), từ đó làm giảm kích thước bộ lọc đầu ra và giảm thiểu các bộ tăng áp. Tuy nhiên, cấu hình nghịch lưu đa bậc cascaded truyền thống [6]-[8] là dạng nghịch lưu giảm áp, nghĩa là tổng điện áp DC cung cấp luôn cao hơn điện áp đỉnh của điện áp xoay chiều ngõ ra. Bên cạnh đó là các khóa bán dẫn trên cùng nhánh của cấu trúc nghịch lưu H không thể đóng cùng một lúc bởi vì khi đó nó sẽ làm ngắn mạch nguồn DC cung cấp, gây hư hại và mất an toàn cho thiết bị.

Để khắc phục những hạn chế của cấu hình nghịch lưu đa bậc cascaded truyền thống, người ta đã đề xuất bộ nghịch lưu ghép tầng H-bridge nguồn Z [9], [10]. Trong bộ nghịch lưu nguồn Z của từng module, gồm một mạch điện Z gồm 2 tụ điện và 2 cuộn cảm được nối với nhau hình chữ X. Trạng thái ngắn mạch (shoot-through state), tại đó cả 2 đảo mạch nguồn trong 1 nhánh được bật lên cùng 1 thời điểm, được sử dụng để tăng điện áp vào. Kết quả là bằng việc điều khiển tỷ số thời gian ngắn mạch  $D$ , mỗi module trong bộ nghịch lưu này có thể tạo ra cùng 1 điện áp một chiều trên thanh cái DC là như nhau.

Tuy nhiên, mỗi module trong mạch nguồn Z sử dụng 2 cuộn cảm và 2 tụ điện làm tăng kích thước và chi phí của hệ thống. Một bộ nghịch lưu tăng áp (switched boost inverter) đã được giới thiệu trong [11] nhằm giảm kích thước, trọng lượng và chi phí của các bộ nghịch lưu nguồn áp. Trạng thái ngắn mạch (shoot-through state- lặp lại 2 lần) vẫn được sử dụng để tăng áp, nhưng bộ nghịch lưu này sử dụng thêm 1 khóa bán dẫn và 1 diode so với bộ nghịch lưu nguồn Z vì thế mà kích thước và giá thành vẫn bất lợi. Trong [12] đã đề xuất cấu hình nghịch lưu tăng áp một pha để khắc phục những nhược điểm của bộ nghịch lưu tăng áp truyền thống, bao gồm giảm quá tải điện áp trên tụ điện, tăng hệ số tăng áp và cải thiện dòng điện đầu vào....



Hình 3. Cấu hình bộ nghịch lưu cascaded 5 bậc truyền thống

Trong [13]-[15] có đề cập, phân tích đến sự ảnh hưởng của tín hiệu gợn sóng tần số  $2\omega$ . Điện áp trên tụ và dòng trên cuộn cảm cũng được tính toán bao gồm cả hai thành phần một chiều DC và xoay chiều tần số thấp  $2\omega$ .

Vì bộ nghịch lưu tăng áp có nhiều ưu điểm hơn so với bộ nghịch lưu nguồn Z nên bộ nghịch lưu tăng áp kiểu ghép tầng đã được đề xuất. Bài báo này giới thiệu một mô hình ghép tầng nghịch lưu H-bridge mới dựa trên bộ nghịch lưu

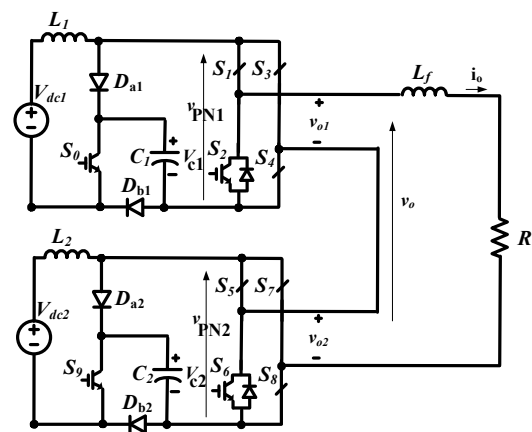
tăng áp trên cơ sở ghép cascaded các module nghịch lưu tăng áp một pha đã trình bày ở mục giới thiệu. Bằng việc điều khiển tỷ số thời gian ngắn mạch  $D$ , hệ thống ghép tầng có thể đạt được một điện áp trên thanh cái DC cân bằng.

## 2. Đề xuất cấu hình bộ nghịch lưu tăng áp một pha ghép tầng đa bậc

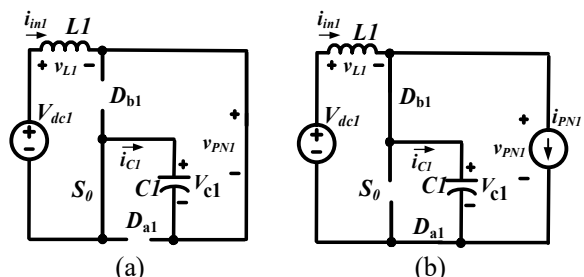
### 2.1. Nguyên lý hoạt động

Từ cấu hình nghịch lưu tăng áp ghép tầng 5 bậc kiểu truyền thống, cấu hình đề xuất là bộ nghịch lưu tăng áp kiểu ghép 5 bậc được minh họa ở Hình 4. Hệ thống gồm có 2 nguồn 1 chiều DC, 2 module tăng áp H-bridge và 1 tải thụ động trở  $R$  cùng cuộn cảm  $L_f$  để lọc điện áp xoay chiều ngõ ra. Mỗi nguồn DC nối với 1 module tăng áp H-bridge. So với module H-bridge thông thường, mỗi 1 mạch tăng áp chứa thêm 1 cuộn cảm, 1 tụ điện, 1 khóa bán dẫn và 2 diode. Điện áp ra của bộ nghịch lưu này được tính bằng cách lấy tổng điện áp đầu ra ở 2 module và có 5 bậc điện áp.

Để phân tích làm rõ nguyên lý hoạt động, ta sử dụng 1 module nghịch lưu tăng áp một pha trong cấu hình này để minh họa, phân tích nguyên lý hoạt động một cách cụ thể. Trạng thái hoạt động của bộ nghịch lưu tăng áp một pha được đơn giản hóa trong các trạng thái ngắn mạch và trạng thái không ngắn mạch. Hình 5a và 5b là mạch tương đương mô tả trạng thái hoạt động của bộ nghịch lưu tăng áp của cấu hình. Ở trạng thái ngắn mạch, như trong Hình 5a, mạch nghịch lưu được ngắn mạch bởi cả 2 khóa trên và dưới của từng nhánh. Tổng thời gian trong trạng thái này là tích  $D.T$ , với  $D$  là tỉ số thời gian ngắn mạch trong mỗi chu kỳ;  $M$  là hệ số điều chế của nghịch lưu cầu.



Hình 4. Cấu hình ghép tầng bộ nghịch lưu tăng áp 5 bậc đề xuất



Hình 5. Mạch điện tương đương hai trạng thái hoạt động: (a) ngắn mạch và (b) không ngắn mạch

Trong suốt trạng thái ngắn mạch,  $S_0$  mở còn  $D_{b1}$  và  $D_{a1}$  tắt. Tụ điện thực hiện phóng, còn cuộn cảm tích trữ năng

lượng. Ở trạng thái không ngắn mạch, như trên Hình 5b, có 2 trạng thái tích cực và 2 trạng thái không của mạch nghịch lưu đối với cấu hình một pha. Tổng thời gian ở trạng thái này là  $(1-D)T$ . Trong suốt trạng thái không ngắn mạch,  $D_{b1}$  và  $D_{a1}$  mở, còn  $S_0$  tắt. Tự được nạp từ  $V_{dc1}$ , còn cuộn cảm truyền năng lượng từ nguồn điện áp 1 chiều tới mạch chính.

- Trong trạng thái ngắn mạch minh họa ở Hình 5a, chúng ta có được công thức (1):

$$\begin{cases} L_1 \frac{di_{L1}}{dt} = V_{dc1} + V_{c1} \\ C_1 \frac{dV_{c1}}{dt} = -i_{in1} \end{cases} \quad (1)$$

- Trong trạng thái không ngắn mạch như ở Hình 5b, ta có được công thức (2):

$$\begin{cases} L_1 \frac{di_{L1}}{dt} = V_{dc1} - V_{c1} \\ C_1 \frac{dV_{c1}}{dt} = i_{in1} - i_{PN1} \end{cases} \quad (2)$$

Áp dụng nguyên lý cân bằng điện áp cho  $L_1$  và  $C_1$  ở trạng thái xác lập, ta có công thức (3):

$$\begin{cases} V_{c1} = \frac{1}{1-2D} V_{dc1} \\ i_{PN1} = \frac{1-2D}{1-D} i_{in1} \end{cases} \quad (3)$$

Điện áp đỉnh trên thanh cái DC qua bộ nghịch lưu được trình bày trong trạng thái không ngắn mạch được chỉ ra trong công thức (4):

$$V_{PN1} = V_{c1} = \frac{1}{1-2D} V_{dc1} \quad (4)$$

Hệ số tăng áp của nghịch lưu tăng áp 1 pha được xác định:

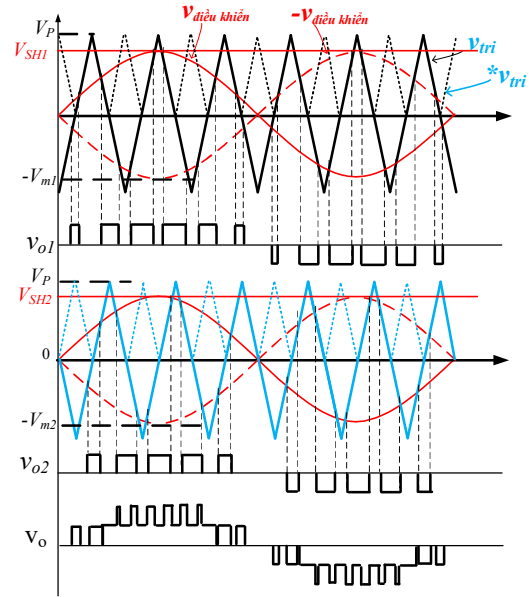
$$B_{il} = \frac{V_{PN1}}{V_{dc1}} = \frac{1}{1-2D} \quad (5)$$

Từ công thức (5) ta nhận thấy rằng hệ số tăng áp của nghịch lưu tăng áp 1 pha lớn hơn hệ số tăng áp của nghịch lưu tăng áp truyền thông cơ bản và bằng với hệ số tăng áp của nghịch lưu nguồn-Z.

## 2.2. Giải thuật điều khiển điều chế độ rộng xung PWM cho cấu hình ghép tầng nghịch lưu tăng áp một pha để xuất

Hình 06 biểu diễn kỹ thuật dịch pha Sine PWM cho cấu hình ghép tầng nghịch lưu tăng áp để xuất. Với kỹ thuật điều chế như Hình 3, điện áp ngõ ra của mỗi module cầu H có dạng 3 bậc. Đối với Module 1, hai sóng điều khiển  $V_{điều\ khiển}$  và  $-V_{điều\ khiển}$  được dùng để so sánh với sóng mang tần số cao  $V_{tri}$  nhằm phát ra tín hiệu điều khiển các khóa bán dẫn  $S_1$  đến  $S_4$ . Một đường thẳng có giá trị điện áp không đổi  $V_{SH1}$  được so sánh với một sóng mang tần số cao khác  $*V_{tri}$  với tần số gấp đôi và biên độ bằng một nửa  $V_{tri}$  để phát ra tín hiệu điều khiển cho  $S_0$ . Tín hiệu  $S_0$  này sau đó được chèn vào  $S_1$  đến  $S_4$  thông qua cổng OR logic để phát ra trạng thái ngắn mạch trong cấu nghịch lưu. Điện áp ngõ ra  $v_{o1}$  của module cầu H thứ nhất là dạng 3 bậc:  $-V_{PN1}$ , 0,  $+V_{PN1}$ . Sóng mang tần số cao của module cầu H thứ 2 được dịch đi  $90^\circ$  để tạo ra điện áp  $v_{o2}$  của

module cầu H thứ 2. Điện áp ngõ ra của cấu hình ghép tầng nghịch lưu tăng áp là tổng của  $v_{o1}$  và  $v_{o2}$ . Vì vậy điện áp ra của cấu hình ghép tầng này có dạng 5 bậc.



Hình 6. Kỹ thuật dịch pha sine PWM cho cấu hình ghép tầng nghịch lưu tăng áp để xuất

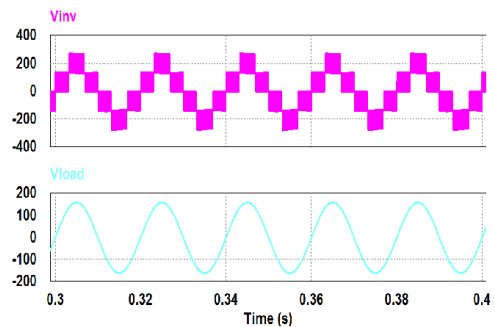
## 3. Kết quả mô phỏng và thí nghiệm cấu hình đề xuất

### 3.1. Kết quả mô phỏng

Để kiểm chứng tính năng hoạt động của cấu hình ghép tầng đa bậc nghịch lưu tăng áp một pha đề xuất, chúng tôi đã xây dựng mô hình và mô phỏng trên phần mềm PSIM 9.1.1 với các thông số như Bảng 1.

Bảng 1. Thông số mô hình

Thông số mô phỏng	Giá trị
Điện áp nguồn $V_{dc1}, V_{dc2}$	50 V
Cuộn cảm $L_1, L_2$	1 mH
Tụ điện $C_1, C_2$	1000 uF
Cuộn cảm lọc tải $L_f$	3 mH
Tải thuần trở R	100 $\Omega$
Tần số đồng, ngắt cho các khóa $S_0, S_9$	20 KHz
Tần số đồng, ngắt cho các khóa $S_1, S_2, S_3, S_4, S_5, S_6, S_7, S_8$	10KHz

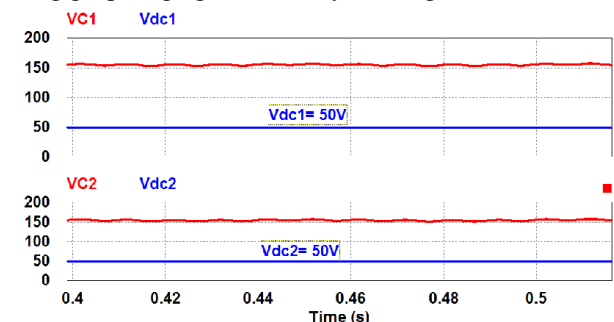


Hình 7. Kết quả mô phỏng điện áp ngõ ra bộ nghịch lưu khi  $V_{dc1}=50\text{ V}$  và  $V_{dc2}=50\text{ V}$ . Từ trên xuống là: điện áp ngõ ra 5 bậc chưa lọc, điện áp ngõ ra sau khi dùng lọc  $L_f$

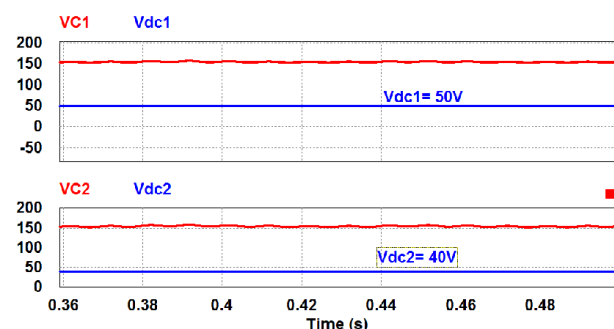
Như Hình 7, ta dễ nhận thấy rằng điện áp ngõ ra bộ nghịch lưu đề xuất có dạng 5 bậc điện áp sau khi lọc đạt 110Vrms (giá trị hiệu dụng).

Đầu tiên, chúng ta sẽ kiểm tra mạch khi 2 điện áp DC trên 2 module cân bằng  $V_{dc1}=V_{dc2}=50V$ . Từ Hình 8, ta có thể thấy điện áp trên tụ  $C_1$  và  $C_2$  được tăng áp lên 152 V (điện áp 1 chiều).

Sau đó, chúng ta giữ nguyên nguồn cung cấp cho module 1  $V_{dc1}=50V$ , ta giảm nguồn cấp cho module 2 xuống  $V_{dc2}=40V$ , bằng cách điều khiển tỷ số nghịch mạch  $D$ , như trong Hình 9 ta thấy rằng điện áp trên tụ  $C_1$  và  $C_2$  cũng được tăng áp lên 152 V (điện áp 1 chiều). Do đó điện áp trên thanh cái DC của 2 module bằng nhau. Cấu hình ghép tầng đa bậc nghịch lưu tăng áp đã giải quyết được vấn đề mất cân bằng điện áp trên thanh cái DC trên các module trong ghép tầng nghịch lưu truyền thống.



Hình 8. Kết quả mô phỏng điện áp trên tụ  $C_1$  và  $C_2$  khi 2 điện áp đầu vào cân bằng  $V_{dc1}=V_{dc2}=50V$ . Từ trên xuống:  $V_{C1}$ ,  $V_{dc1}$ ,  $V_{C2}$ ,  $V_{dc2}$



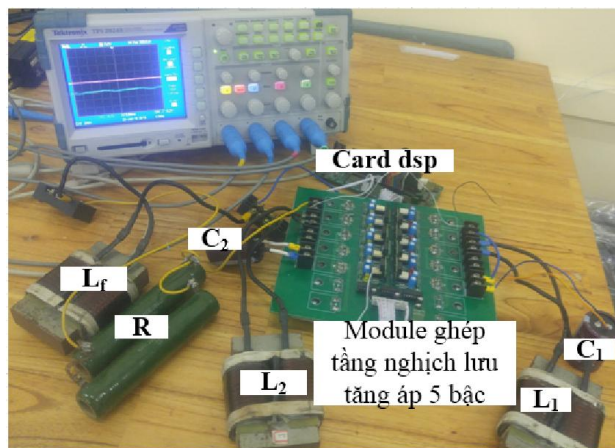
Hình 9. Kết quả mô phỏng điện áp trên tụ  $C_1$  và  $C_2$  khi 2 điện áp đầu vào mất cân bằng  $V_{dc1}=50V$  và  $V_{dc2}=40V$ . Từ trên xuống:  $V_{C1}$ ,  $V_{dc1}$ ,  $V_{C2}$ ,  $V_{dc2}$

### 3.2. Kết quả thí nghiệm

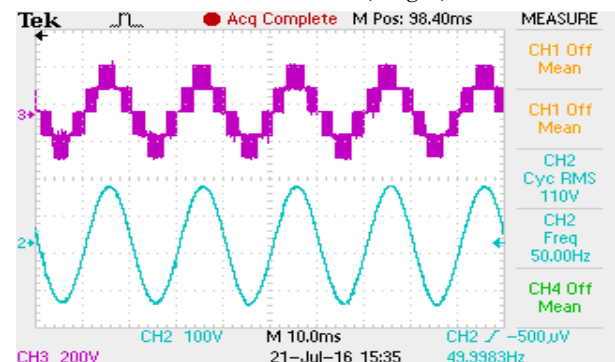
Mô hình thí nghiệm chỉ ra trong Hình 10 dựa trên vi điều khiển DSP TMS320F28335 với các thông số sau như Bảng 1. Các linh kiện bán dẫn IGBT của  $S_1$  đến  $S_8$  được dùng là GW30NC60VD (có chứa diode) trong khi IGBT của  $S_0$  và  $S_9$  là G23N60\_UF (không chứa diode). Diode  $D_{a1}$ ,  $D_{a2}$ ,  $D_{b1}$  và  $D_{b2}$  được dùng là DSEP30-12AR.

Như Hình 11, ta dễ nhận thấy rằng kết quả thực nghiệm điện áp ngõ ra bộ nghịch lưu đề xuất có dạng 5 bậc điện áp sau khi lọc đạt 110Vrms (giá trị hiệu dụng) phù hợp với kết quả mô phỏng và phân tích như Hình 7. Sau khi qua cuộn cảm  $L_f$ , THD=2.04% như Hình 12.

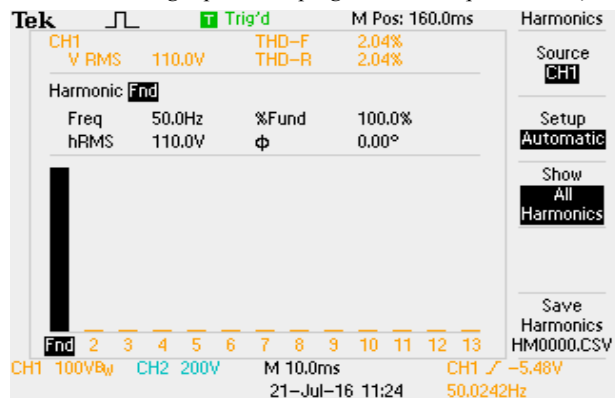
Chúng ta cung cấp cho module 2 một điện áp  $V_{dc2}=40V$  và module 1 điện áp  $V_{dc1}=50$  để kiểm trạng thái mất cân bằng điện áp đầu vào.



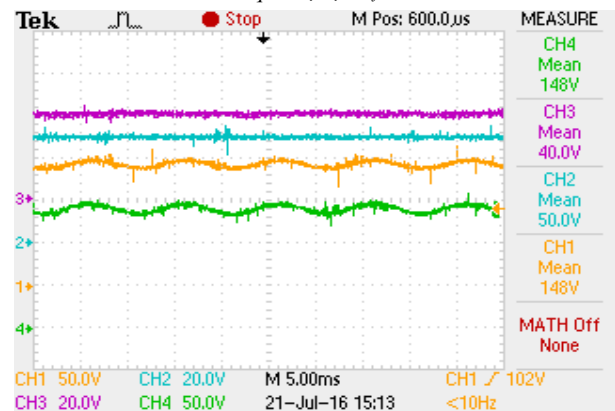
Hình 10. Mô hình thực nghiệm



Hình 11. Dạng sóng ngõ ra bộ nghịch lưu tăng áp 5 bậc. Từ trên xuống: áp 5 bậc, áp ngõ ra sau khi qua bộ lọc  $L_f$



Hình 12. Biểu thị THD của điện áp ngõ ra bộ nghịch lưu qua bộ lọc  $L_f$



Hình 13. Điện áp trên tụ  $C_1$  và tụ  $C_2$  khi mất cân bằng điện áp DC đầu vào. Từ trên xuống:  $V_{C1}$ ,  $V_{C2}$ ,  $V_{dc1}$ ,  $V_{dc2}$

Bằng cách điều khiển tỷ số ngắn mạch D, như Hình 13, ta thấy rằng điện áp trên tụ C1 và C2 cũng được tăng áp lên 148V (điện áp 1 chiều), do đó điện áp trên thanh cái DC của 2 module bằng nhau. Kết quả thực nghiệm phù hợp với phân tích và mô phỏng, do đó cấu hình ghép tầng đa bậc nghịch lưu tăng áp đã giải quyết được vấn đề mất cân bằng điện áp trên thanh cái DC trên các module trong ghép tầng nghịch lưu truyền thống.

#### 4. Kết luận

Cấu hình ghép tầng đa bậc nghịch lưu tăng áp được đề xuất cũng đã giải quyết các vấn đề xảy ra trong nghịch lưu đa bậc truyền thống, đó là vấn đề ngắn mạch xảy ra trong mạch cầu H, vấn đề điện áp trên các module không thể vượt quá điện áp nguồn DC. Cấu hình này cũng đạt được sự cân bằng điện áp trên thanh cái DC trên các module bằng việc điều khiển tỷ số ngắn mạch D. Phân tích mạch và lý thuyết hoạt động đã được trình bày ở trên. Một kỹ thuật dịch pha sine PWM để điều khiển cấu hình nghịch lưu đề xuất cũng được trình bày. Các kết quả mô phỏng và thí nghiệm đã kiểm chứng các đặc tính của cấu hình ghép tầng đa bậc (5 bậc) nghịch lưu tăng áp được đề xuất.

#### Lời cảm ơn

Nghiên cứu này được tài trợ bởi Quỹ Phát triển Khoa học và Công nghệ Quốc gia (NAFOSTED) trong đề tài mã số 103.01-2015.19

#### TÀI LIỆU THAM KHẢO

- [1] Rodriguez J., Lai J. S., and Peng F. Z., "Multilevel inverters: a survey of topologies, controls, and applications.", IEEE Trans. Ind. Election, 49(4), 2012., pp. 724 – 738.
- [2] Alireza Nami, Student Member IEEE, Firuz Zare, Senior Member, IEEE, Arindam Ghosh, Fellow; "A Hybrid Cascade Converter Topology With Series-Connected Symmetrical and Asymmetrical Diode-Clamped H-Bridge Cells", IEEE Trans. Ind. Election., 26(1), 2011., pp. 51–65.
- [3] Sung Geun Song, Feel Soon Kang, Member, IEEE, and Sung-Jun Park, Member, "Cascaded Multilevel Inverter Employing Three-Phase Transformers and Single DC Input"; IEEE Trans. Ind. Election., 56(6), 2009., pp. 2005–2014.
- [4] Pou J., Pindado R., and Boroyevich D., "Voltage-balance limits in four-level diode-clamped converters with passive front ends," IEEE Trans. Election., 52(1), 2005pp., 190 – 196.
- [5] Meynard T.A., Foch H., Thomas P., Courault J., Jakob R and Nahrstaedt M., "Multilevel converters: Basic concepts and industry applications.", IEEE Trans. Ind. Election., 49(5), 2002., pp. 955 – 964
- [6] Villanueva E., Correa P., Rodriguez J., and Pacas M., "Control of a single-phase cascaded H-bridge multilevel converter for grid-connected photovoltaic systems.", IEEE Trans. Ind. Election., 56(4), 2009., pp. 4399 – 4406
- [7] Kouro S., Moya A., Villanueva E., Correa P., WU B., and Rodriguez J., "Control of a cascaded H-bridge converter for grid-connected photovoltaic systems.", IEEE 35<sup>th</sup> Annual Conference of the Industrial Electronics Society, IECON09., 2009., pp. 1-7.
- [8] B. Xiao, F. Filho, and L.M Tolbert, in Proc., "Single-phase cascaded H-bridge multilevel inverter with nonactive power compensation for grid-connected photovoltaic generators.", IEEE ECCE., 2011., pp. 2733-2737.
- [9] Zhou Y., Liu L., and Li H., "A high-performance photovoltaic module-integrated converter (MIC) based on cascaded quasi-Z-source inverters (qZSI) using eGaN FETs.", IEEE Trans. power Election., 28(6), 2013., pp. 2727 – 2738.
- [10] Sun D., Ge B., Yan X., Bi D., Zhang H., Liu Y. Abu H., Ben L., and Feng F. Z., "Modeling, impedance-design, and efficiency analysis of quasi-Z source module in cascaded multilevel photovoltaic power system.", IEEE Trans. Ind. Election., 61(11), 2014., pp. 6108 – 6117.
- [11] Ravindranath A., Mishra S., and Joshi A., "Analysis and PWM control of switched boost inverter." IEEE Trans. Ind. Election., 60(12), 2013., pp. 5593 – 5602
- [12] Nguyen M. K., Le.V., Park S. J., and Lim Y.C., "A class of quasi-switched Boost inverters.", IEEE transaction on industrial electronics., vol. 62, no. 3., 2015., pp. 1526-1536.
- [13] Thuận TV, Khai NM., "So sánh bộ nghịch lưu tăng áp một pha với bộ nghịch lưu cầu H một pha kết hợp bộ tăng áp DC-DC", Tạp chí Tự động hóa ngày nay, Số 15/2016, Trang 66-73.
- [14] Khai NM, Lâm NN., "Nghịch lưu tăng áp cải biên với dòng nguồn liên tục", Tạp chí Tự động hóa ngày nay, Số 9/2014, Trang 61-67.
- [15] Minh-Khai Nguyen, Member, IEEE, Young-Cheol Lim, Member, IEEE, and Sung-Jun Park., "A Comparison Between Single-Phase Quasi-Z-Source and Quasi-Switched Boost Inverters", IEEE transaction on industrial electronics, vol. 63, no.3, 2015, pp. 1526-1536.

(BBT nhận bài: 01/08/2016, phản biện xong: 09/09/2016)